

form a source electrode area 6 and a drain electrode area 7 containing impurities.

?

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-33934

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月5日

H 01 L 21/336
21/316
29/40
29/784

V 6824-5F
A 7638-5F

8422-5F H 01 L 29/78 3 0 1 Y

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 薄膜トランジスタの製造方法

⑯ 特 願 昭63-183809

⑰ 出 願 昭63(1988)7月23日

⑱ 発 明 者 矢 崎 正 俊 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 上柳 雅 菅 外1名

明 細 書

1. 発明の名称

薄膜トランジスタの製造方法

2. 特許請求の範囲

絶縁性基体上でのスタガード型薄膜トランジスタの製造方法において、前記絶縁性基体上に非晶質シリコン層を成膜する第1工程と、酸素を含有するガスあるいはアンモニアを含有するガスの雰囲気中で前記非晶質シリコン層へレーザ光照射を行ない前記非晶質シリコン層上層を絶縁層に変換すると同時に前記非晶質シリコン層の下層を多結晶シリコン層に変換する第2工程と、前記二酸化シリコン層上にゲート電極を形成する第3工程と、前記絶縁層を島状に残す第4工程と、不純物含有ガス雰囲気中で前記多結晶シリコン層にレーザ光を照射しソース電極領域とドレイン電極領域を形成する第5工程とを含むことを特徴とする薄膜トランジスタの製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

アクティブ・マトリクス液晶表示装置がイメージ・センサーの駆動素子として用いられる薄膜トランジスタの製造方法に関する。

〔従来の技術〕

従来の技術としては特開昭62-117371号公報に記載されたスタガード型の薄膜トランジスタの製造方法がある。第4図(a)～(j)は、従来のスタガード型の薄膜トランジスタの製造方法を示す工程の縦断面図である。以下第4図に従って説明すると、まず第4図(a)に示すように、絶縁基板12上にSi膜13を成膜し島状に残す。次に第4図(b)に示すようにSi膜13を熱酸化して二酸化シリコン膜よりなるゲート絶縁膜14を構成し、第4図(c)に示すようにゲート電極膜15を成膜し第4図(d)におけるようにゲート電極膜15を島状に残す。次に不純物を含む絶縁膜16を成膜し、この絶縁膜16中

に含まれる不純物を熱拡散して第4図(f)に示すようにソース電極領域とドレイン電極領域になる拡散層17を構成する。次工程として第4図(g)に示すように不純物を含まない絶縁膜18を成膜し、第4図(h)におけるようにコンタクト・ホールとなる穴19を構成後、電極となる金属膜21を第4図(i)に示すように成膜する。その後、金属膜21を島状に分離して第4図(j)に示すようにソース電極6、ゲート電極20、ドレイン電極7を構成する。以上の工程の他、ソース電極領域及びドレイン電極領域となる拡散層を構成する方法としては、不純物イオンのイオン打ち込み法によるものが知られていた。

〔発明が解決しようとする課題〕

しかし、かかる従来のスタガード型の薄膜トランジスタの製造方法では、第4図(b)におけるようにゲート絶縁膜14を構成する方法として熱酸化工程を必要とし、さらに第4図(f)に示したように、拡散層17を構成するために不活性ガス雰囲気中での熱処理による熱拡散を必要として

化を行なうことは困難であった。

そこで、本発明は従来のこのような問題点を解決するため、低価格で大面積を有する絶縁性基体上に、高集積化と高速動作が可能な薄膜トランジスタを低温で構成することが可能な薄膜トランジスタの製造方法を提供することを目的とする。

〔課題を解決するための手段〕

上記課題を解決するために、本発明の薄膜トランジスタの製造方法は、絶縁性基体上でのスタガード型薄膜トランジスタの製造方法において、絶縁性基体上に非品質シリコン層を成膜する第1工程と、酸素を含有するガスあるいはアンモニアを含有するガスの雰囲気中で前記非品質シリコン層へレーザ光照射を行ない前記非品質シリコン上層を絶縁層に変換すると同時に前記非品質シリコン層の下層を多結晶シリコン層に変換する第2工程と、前記二酸化シリコン層上にゲート電極を形成する第3工程と、前記絶縁層を島状に残す第4工程と、不純物含有ガス雰囲気中で前記多結晶シリコン層にレーザ光を照射し、ソース電極領域とド

レイン電極領域を形成する第5工程とを含むことを特徴とする。

〔実施例〕

以下に本発明の実施例を図面にもとづいて説明する。第1図(a)～(h)は、ゲート絶縁膜として二酸化シリコン膜4を構成した実施例である。本発明によれば、ゲート絶縁膜として二酸化シリコン膜の他に窒化シリコン膜や酸素を含有する窒化シリコン膜、リンなどの不純物を含有する酸化シリコン膜を形成することも可能である。以下図面にしたがって説明する。第1図(a)においてガラス基板、サファイヤ基板、マグネシア・スピネル基板、石英基板や窒化シリコン膜、二酸化シリコン膜などの絶縁膜を積層した絶縁性基体1上に非品質シリコン層2を成膜する。非品質シリコン層2はプラズマCVD法、減圧CVD法、ECRCVD法、EB蒸着法などの方法により成膜されるが、成膜温度は650℃以下で1000Å以上の粒径の結晶シリコン粒子を多く含有しない方が望ましい。この理由は、非品質シリコン層

2の多結晶化が進むと非晶質シリコン層2中でシリコン粒子同士が衝突しあい、シリコン粒子のより大きな結晶粒への成長が困難になるためである。また、このように粒径の大きなシリコン粒子を含有する非晶質シリコン層2の結晶化を進めるためには、結晶粒子を含有しない非晶質シリコン層2に比べより大きなエネルギーを必要とする。第2工程において、第1図(b)に示すように酸素0₂を含有するガス雰囲気中でレーザ光を照射する。レーザ光の照射により、絶縁性基体1の温度は400℃を越えることがないが、非晶質シリコン層2表面近傍の温度は1200℃以上に上昇し、非晶質シリコン層2表面近傍にある酸素は融解した非晶質シリコン層2中へ取り込まれる。これにより第1図(c)に示すように第1図(b)の非晶質シリコン層2上層のシリコンは酸素と結合して二酸化シリコン層4になり、同時に、与えられた熱エネルギーによって非晶質シリコン層2の下層は結晶化が進み多結晶シリコン層3となる。この二酸化シリコン層4が薄膜トランジスタ

のゲート絶縁膜となり、多結晶シリコン層3が半導体層となる。熱酸化反応により構造欠陥の少ない二酸化シリコン層4を形成していた従来の方法では、酸素を含有するガス雰囲気中で1000℃以上に温度を保持する必要があったが、本実施例のレーザ光照射による酸化反応では、絶縁性基体1は400℃以上の温度になることはない。このため、高耐熱基板ばかりでなくより安価で大面積を有する各種の基板が使用可能である。また、第1図(b)に示した酸素0₂のかわりにアンモニアを含むガス雰囲気中でレーザ光を照射すればゲート絶縁膜として二酸化シリコン層4のかわりに窒化シリコン層の形成も可能であり、また酸素とリンを含有するガスを用いればリンガラス層の形成も可能である。ゲート絶縁膜として、リンガラス層と二酸化シリコン層の2層を構成した実施例を第2図に示し、窒化シリコン層を構成した実施例を第3図に示した。

第1図(c)におけるように、薄膜トランジスタの半導体層となる多結晶シリコン層3とゲート

絶縁膜である二酸化シリコン層4を形成した後は、第1図(d)におけるようにゲート電極5を構成し、次に第1図(e)におけるようにゲート絶縁膜である二酸化シリコン層4を島状に残し、ホスフィンやジボランなどの不純物ガス雰囲気中でレーザ光照射を行ない多結晶シリコン層3の露出部分を融解し、リンやボロンなどの不純物原子と結合させ第1図(f)におけるように不純物を含有したソース電極領域6とドレイン電極領域7を形成する。この工程中、ゲート電極5の下が多結晶シリコン層3中へはレーザ光は到達しないから、融解するのは多結晶シリコン層3のソース電極領域6とドレイン電極領域7の部分である。このため、リンやボロンなどの不純物原子が融解に共なう熱エネルギーによってゲート電極5下の多結晶シリコン層3中へ拡散する拡散距離は従来の熱拡散法に比べ小さく、拡散によって生じるソース電極及びドレイン電極の接触や、これら両電極のゲート電極5下での容量増加をおさえることができる。したがって、ゲート電極5の縮小化も容

易であり、薄膜トランジスタの高集積化、高速動作が可能となる。第1図(f)におけるように、ソース電極領域6とドレイン電極領域7を形成した後は、第1図(g)におけるように層間絶縁膜8を積層後、コンタクト・ホールとなる穴19を構成し、第1図(h)におけるように、ソース電極9とドレイン電極10を形成する。

【発明の効果】

本発明の薄膜トランジスタの製造方法は、以上説明したように、レーザ光を照射してゲート絶縁膜となる絶縁層を構成すると同時に半導体層の結晶化を進め、ドレイン電極及びソース電極の拡散層を構成する工程によって、低価格で大面積の絶縁性基体上に、高速動作可能な薄膜トランジスタを実現し、高集積化も可能にする効果がある。

4. 図面の簡単な説明

第1図(a)～(h)は、本発明の薄膜トランジスタの製造方法の一実施例を示す工程縦断面図。

第2図及び第3図は、本発明の薄膜トランジスタの製造方法の他の実施例による薄膜トランジスタの縦断面図。

第4図(a)～(j)は、従来の薄膜トランジスタの製造方法を示す工程縦断面図。

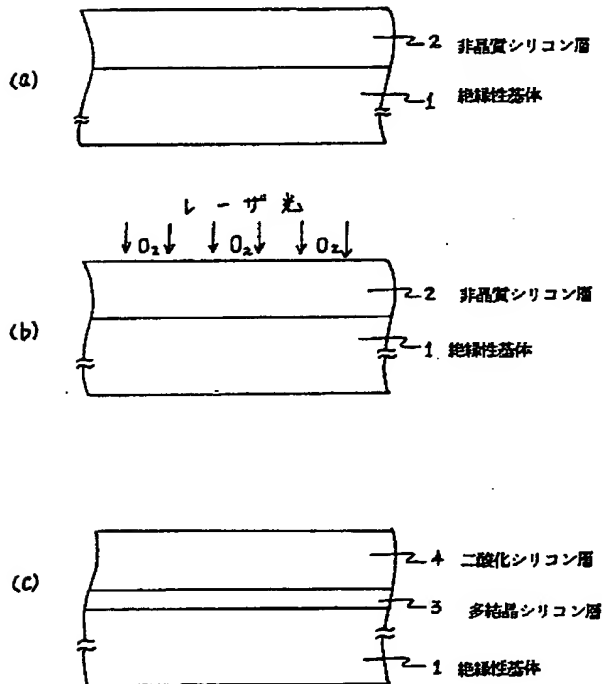
- 1 絶縁性基体
- 2 非晶質シリコン層
- 3 多結晶シリコン層
- 4 二酸化シリコン層
- 5、20 ゲート電極
- 6 ソース電極領域
- 7 ドレイン電極領域
- 8 層間絶縁膜
- 9 ソース電極
- 10 ドレイン電極
- 11 リンガラス層
- 12 絶縁基板
- 13 Si膜
- 14 ゲート絶縁膜

- 15 ゲート電極膜
- 16 不純物を含む絶縁膜
- 17 拡散層
- 18 不純物を含まない絶縁膜
- 19 穴
- 21 金属膜
- 22 窒化シリコン膜

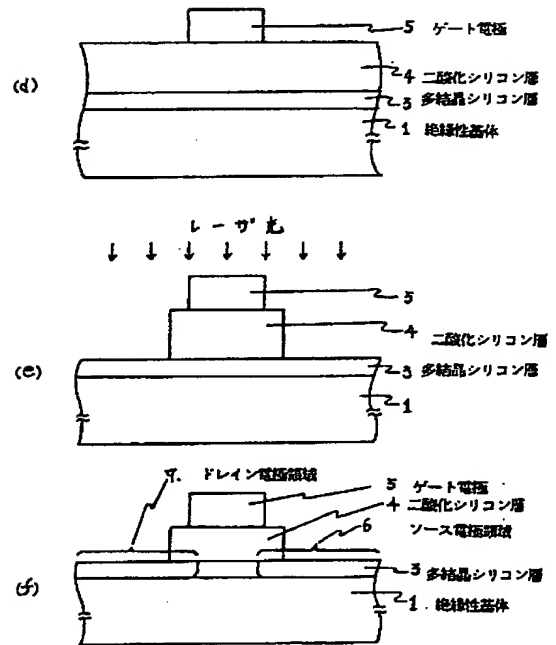
以 上

出願人 セイコーエプソン株式会社

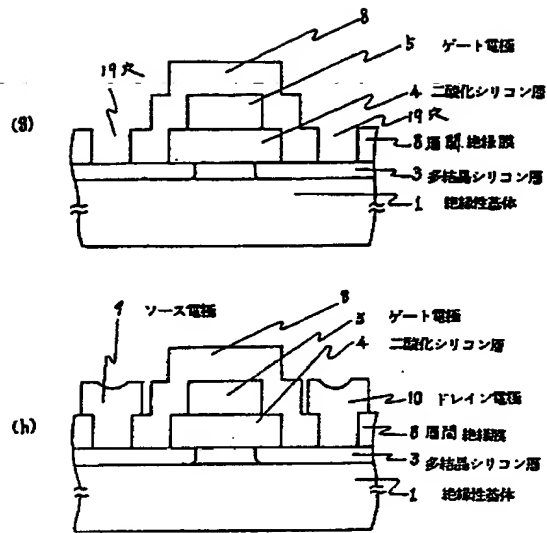
代理人 弁理士 上 柳 雅 幸 (他1名)



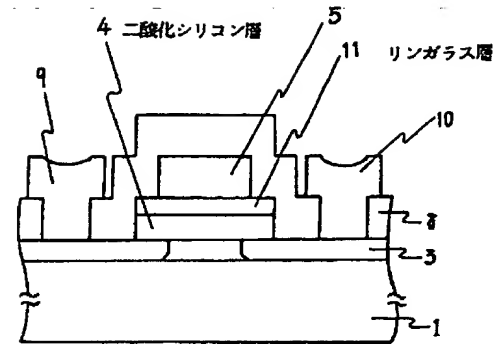
第 1 図



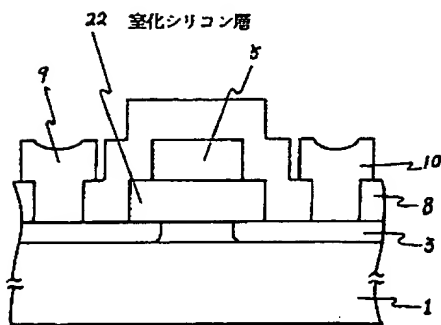
第 1 図



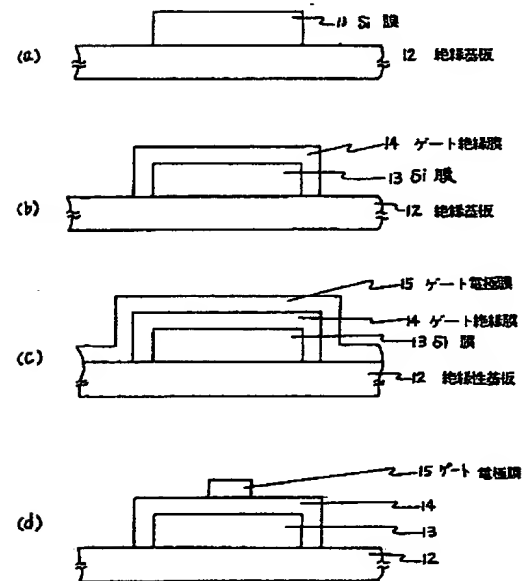
第 1 図



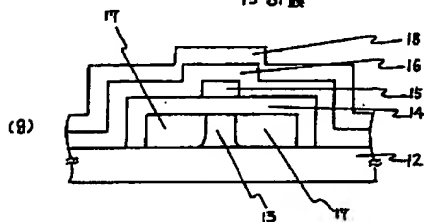
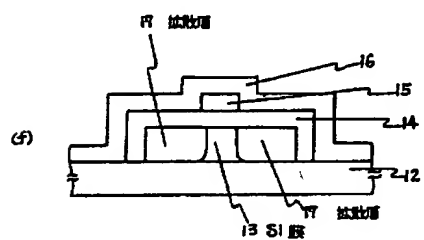
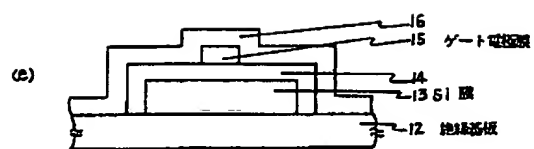
第 2 図



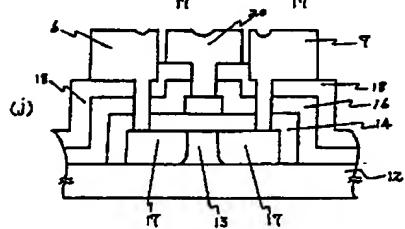
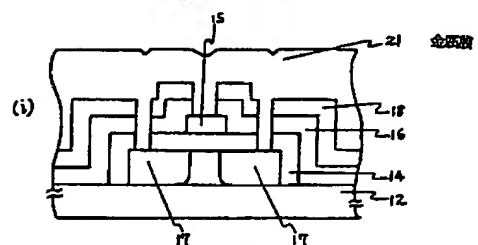
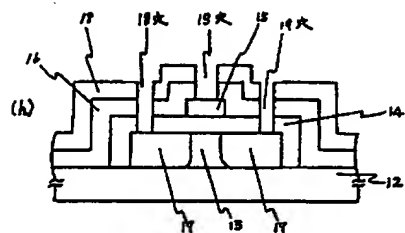
第 3 図



第 4 図



第 4 図



第 4 図